

Le Bihan Soazig

Doctorante en intégrité du signal
et de puissance pour les signaux
haute vitesse



Détails personnels



Le Bihan Soazig



soazig.iroise@hotmail.fr



06 95 17 47 48



6 mars 1998

Langues

Français ●●●●●
Anglais (C1 CAE) ●●●●●
Espagnol ●●●○

Compétences

Logiciels: ANSYS Siwave/EDT, MATLAB, VBA Excel, Xilinx ISE, LTSpice, Cadence, µVision IDE, Kicad, Word, Power Point, Vivado

Languages: C, Python, VHDL, assembleur, HTML

Autres : Curieuse, organisée, capacité au travail en équipe, déterminée, ayant une bonne capacité d'adaptation.

Intérêts

Voile (catamaran, 420, Laser), Course, Musique

Profil

J'ai effectué ma formation à l'école d'ingénieur CPE LYON, spécialisée dans l'électronique, informatique et systèmes embarqués. Je suis désormais en thèse CIFRE en intégrité du signal et de la puissance pour les signaux haute vitesse à Thales avec le laboratoire de l'IMS et l'Université de Bordeaux.

Formation

Ecole d'ingénieur en électronique, informatique et systèmes embarqués 2018-2022

CPE LYON

3 ans

Majeures : Sciences du numérique, Electronique, Systèmes embarqués

Mathématiques, Physiques, Informatique, Traitement du signal

Mineures : Langues, management, gestion, droit du travail

Classes préparatoires

2016-2018

Institution des Chartreux, LYON

2 ans

Classes préparatoires SUP PCSI et SPE MP

Expérience professionnelle

Année de césure

Jul. 2020 – Juin. 2021

INFINEON TECHNOLOGIES AG, MUNICH, ALLEMAGNE



- Simulations en laboratoire et sur le logiciel Ansys Siwave de la compatibilité électromagnétique sur PCB de l'AURIX™ 3^{ème} génération
- Scripts Matlab d'optimisation et d'automatisation des simulations sous TITAN
- Mise en place de calculateurs des systèmes d'horloge de l'AURIX™ 3^{ème} et 2^{ème} génération sous VBA Excel
- Familiarisation avec les PCB et microcontrôleurs

Stage ingénieur en intégrité du signal

THALES

Thales, BORDEAUX

Fév. 2022 – Jul. 2022

- Etat de l'art de la DDR4
- Introduction à l'intégrité du signal
- Utilisation de modèles IBIS pour des simulations
- Simulation de l'intégrité du signal de la DDR4 sur EDT ANSYS

Thèse en intégrité du signal et de puissance pour les signaux haute vitesse

Sept 2022 – Sept 2025

Projets d'école

- Robot infirmier : système complet avec capteurs, actionneurs, système de motorisation et processeurs (codage sur FPGA en VHDL, Capteurs, IHM, conception PCB, simulations LTspice)
- Robot Doseur : simulation et câblage d'un distributeur de boisson
- Projet scoring : Affichage du temps et du score d'un match en VHDL
- Digicode sur FPGA en VHDL
- Projet analogique : Générateur de dent de scie à partir de transistors sous LTspice