

Optimisations technologiques des TBH SiGe verticaux sur bulk et évaluation d'une nouvelle architecture de TBH SiGe sur FD-SOI

Les technologies BiCMOS Silicium Germanium (SiGe) actuellement en production s'adressent à des applications telles que le radar automobile anticollision à 77 GHz ou les communications optiques à 100 Gb/s pour l'Internet. Les prochaines générations de technologie BiCMOS permettront d'améliorer ces applications (gain plus important, bruit et consommation plus faibles...) et ouvriront la voie à de nouvelles applications (communications optiques à 400 Gb/s, communications sans fil à très haut débit...). STMicroelectronics est aujourd'hui un des leaders des technologies BiCMOS offrant une forte densité d'intégration numérique avec sa technologie en 55 nm (BiCMOS055). Le principal enjeu de cette thèse est de maintenir et renforcer l'avance de STMicroelectronics sur ses concurrents. Il est également attendu d'augmenter la densité d'intégration digitale afin de continuer à gagner des parts de marché pour les applications RF et millimétriques. Pour réaliser cela, la doctorante Philippine BILLY est supervisée par Sébastien FREGONESE et Thomas ZIMMER du laboratoire de l'Intégration du Matériaux au Système IMS de Bordeaux ainsi que par Alexis GAUTHIER de STMicroelectronics.

Le premier objectif de cette thèse consiste à pousser les limites de l'architecture « *Epitaxial eXtrinsic Base Isolated from the Collector (EXBIC)* » de transistor bipolaire à hétérojonction (TBH) Silicium-Germanium (SiGe) utilisée pour la technologie BiCMOS055X actuellement en développement à ST Crolles (également dans un nœud CMOS 55 nm bulk). Les différentes améliorations apportées doivent permettre d'améliorer les performances statiques et dynamiques du composant et de se rapprocher de l'état de l'art actuel présentant une f_T de 470 GHz et une f_{MAX} de 610 GHz (dans un nœud CMOS 130nm bulk) tout en tenant compte des contraintes importantes liées à l'utilisation d'une plateforme de production en 55 nm. Les défis sont multiples avec d'une part la nécessité de réduire le temps de transit des électrons dans le composant afin d'améliorer la fréquence de transition f_T et d'autre part celle de limiter au maximum les résistances et capacités parasites impactant largement la fréquence maximale d'oscillation f_{MAX} .

Pour ce faire, des modifications d'intégration (morphologiques et / ou de profils de dopants) doit être proposées. Celles-ci seront basées sur un travail de bibliographie ainsi que sur l'analyse de résultats électriques obtenus en amont de la thèse.

Le second objectif consiste à évaluer une architecture de transistor bipolaire latérale à hétérojonction SiGe innovante à intégrer sur substrat « *Fully Depleted – Silicon On Insulator* » (FD-SOI) permettant une modulation du compromis entre les fréquences maximales de fonctionnement du composant et les tensions de claquage. Ce travail est réalisé dans un nœud CMOS 18 nm pour une densité d'intégration digitale plus importante. Un premier brevet original est en cours de dépôt sur ce concept novateur. Il s'agit donc d'étudier et de développer cette approche en partant de simulations TCAD jusqu'à la démonstration de la faisabilité sur silicium. L'objectif final étant une évaluation des performances pouvant être atteintes ainsi que des avantages design que pourrait apporter ce nouveau composant. Les défis sont nombreux puisqu'il s'agit de développer une nouvelle architecture de transistor à hétérojonction tout en étant cointégrée aux transistors CMOS du nœud 18 nm.

Pour ce faire, des outils de simulation assistés par ordinateur (TCAD) sont utilisés afin de se familiariser avec le concept et d'appréhender le lien entre les procédés de fabrication et le comportement électrique du composant. L'objectif majeur est ensuite d'intégrer sur plaquettes de silicium l'architecture définie. Ce travail couvre l'optimisation du dessin des structures (*layout*), le développement des étapes de fabrication et leur intégration, ainsi que les caractérisations physiques et électriques des dispositifs réalisés.